

Realizace jednoduchého rozhraní sběrnice PCI

Motivace

- Moderní komponenty pro osobní počítače mají stále vyšší nároky na rychlost komunikace a široce rozšířené rozhraní ISA, dříve přítomné v každém PC, bylo vytlačeno sběrnicí PCI. Není již tak jednoduché navrhnout aplikační desku do PC, jak tomu bylo u sběrnice ISA.
- Jeden z našich produktů – desku do PC s pracovním názvem Archiv – bylo nutno redesignovat po hardwarové stránce ze sběrnice ISA na PCI s požadavkem na maximální možnou kompatibilitu s již existujícím softwarem běžícím v PC.

Jak se vývojáři ve firmě Ryston s tímto problémem vyrovnali, je popsáno v následujícím článku.

Původní produkt

Archiv je vestavná deska do technologického počítače sloužící jednak pro archivování záznamů o událostech nastalých při běhu programu, jednak pro připojení specifického zařízení přes 8bitový, galvanicky oddělený port. Deska má rozhraní sběrnice ISA (8 bitů, kompatibilní s PC XT/AT).

Jednotka obsahuje zálohovanou statickou RAM s kapacitou 4 až 16 MB, připojenou přes rozhraní podobné radiči pevného disku, kde adresa „sektoru“ je tvořena třemi přednastavitelnými čítači. Do těchto čítačů je možno programem vstoupit jako do paralelních registrů.

Obvody rozhraní sběrnice (původně řada 74LS) byly nahrazeny programovatelným logickým obvodem. Zálohovací obvod s baterií v době výpadku externího napájení zaručuje uchování dat ve statické RAM po dobu až několika let.

Karta se chová jako 8 registrů v I/O adresním prostoru PC, jejichž básová adresa je určena nastavením přepínače DIP v rozsahu adres 1C0 až 1F8, zpravidla neobsazených žádnou periferií. Každý

registr je přístupný na adrese básová adresa + offset podle následující tabulky.

Zápisem do 4 registrů se nastaví až 32bitová adresa (počátek „sektoru“ – oblasti přístupu) a následujícím zápisem nebo čtením datového registru se zapíše nebo přečte 1 byte dat z této adresy. Adresa se automaticky inkrementuje po kaž-

**Ing. Karel Znamenáček,
Ing. Tomáš Navrátil
Ryston Electronics s.r.o.**

tá. Sběrnice ISA nebyla nikdy celosvětově standardizována, a rozdílné realizace výrobců tak nemusí být vždy kom-

Tabulka 1 Registry desky

Offset	Registr	Přístup	Popis
0x00	Data	R/W	Čtení z / zápis do RAM, inkrementuje Adresu (31:0)
0x01	Adresa (15:8)	R/W	Adresa do paměti RAM, zápis nuluje registr Adresa (7:0)
0x02	Adresa (23:16)	R/W	Adresa do paměti RAM
0x03	ID desky	R	ID desky = 1100 011w (bin) pro Archiv3 ISA w == 0 ... Archiv je odemčený
0x04	Adresa (7:0)	R/W	Adresa do paměti RAM (nejnižší byte)
0x05	Battery Status	R	xxxxxxx1 ... je nutné vyměnit záložní baterii xxxxxxx0 ... záložní baterie je v pořádku
0x06	8bitový port/firmware	R/W	zápis: výstupní port, čtení: verze firmware
0x07	Adresa (31:24)	R/W	Adresa do paměti RAM

dém zápisu nebo čtení datového registru. Adresa se skládá ze 4 registrů na offsetech 0x07, 0x04, 0x01, 0x02. Výstupy těchto registrů napájí lokální adresovou sběrnici. Datová sběrnice, využívaná přístupem do adresy 0x00, je obousměrná. Registry Status a ID jsou pouze čtecí.

Rozdíly ISA versus PCI

Sběrnice ISA má šířku dat 8 nebo 16 bitů a adresní prostor 20 nebo 24 bitů. Data jsou přenášena během aktivace příslušného signálu Read nebo Write. Transakce sběrnice nejsou synchronní s taktovacími hodinami (4,77 až 8,3 MHz). Případné konflikty periferií, které by obsazovaly stejné adresy, se řeší nastavením propojek určujících básovou adresu desky, anebo u moderních desek metodou Plug and Play (PnP), která je z hardwarového pohledu poměrně složi-

patibilní. Ze sběrnice ISA pochází několik derivátů s rozšířenou adresací (Vesa apod.), které se krátkodobě používaly, ale byly opuštěny.

Specifikace PCI protokolu byla vyvinuta a je udržována společenstvím PCI-SIG, které má globální rozsah a respekt. Tato sběrnice je orientována na přenos zpráv (transakcí) místo přímého zápisu a čtení dat a používá multiplexaci adresních a datových signálů. Každá transakce obsahuje inicializaci, adresní část, datovou část s případnými čekacími cykly a zakončení. Jednotlivé části transakce probíhají synchronně rychlostí 33 MHz nebo 66 MHz (určeno nejpomalejším zařízením) a šířkou dat 32 nebo 64 bitů.

V zařízení (periferní desce) musí být implementována konfigurační paměť, která slouží pro uložení básové adresy, podporované šíře datové sběrnice, počtu

čekacích cyklů apod. Tento mechanismus je podstatně lepší než ISA PnP.

Sběrnice PCI je tedy podstatně rychlejší než ISA, vyžaduje však velmi složitý řadič. Existuje řada provedení integrovaných řadičů s lokální sběrnici, ale jsou poměrně drahé a nespĺňují požadavek kompatibility s původní deskou.

Implementace jednoduchého PCI rozhraní

Rozhraní sběrnice desky Archiv je realizováno v hradlovém poli typu CPLD. V případě ISA sběrnice je realizace několika 8bitových registrů a řídicí logiky nenáročná na prostředky hradlového pole, a tak bylo možné použít obvod MAX3064 (od firmy Altera).

Vývoji desky Archiv nové verze předcházely podrobný základní výzkum rozhraní PCI až na úroveň bitů konfiguračního prostoru a jejich významu, i nedokumentovaného v originální specifikaci [1], avšak podporovaného PCI BIOSem a popsaného v další literatuře [2]. Deska se z pohledu PC chová jako PCI zařízení podporující pouze 8bitový přístup do I/O prostoru. Jádro firmware vychází ze specifikace PCI 2.1 [1].

Popsané rozhraní je typu Target, což znamená, že je vždy podřízeno sběrnici. Proto je většina řídicích signálů znázorněna jako vstupy do rozhraní (z levé strany). Na pravé straně (lokální) je 8bitová obousměrná datová sběrnice a výstupy adres a řídicích signálů do desky.

V rozhraní se nachází poměrně složitý automat, taktovaný signálem PCICLK, který reaguje na oslovení desky ze strany sběrnice signály FRAME#, C/BE# a AD, odpoví aktivací signálem DEVSEL#, vloží několik čekacích period a potvrdí transakci aktivací signálem TRDY#. Rozhraní generuje a kontroluje paritu přes signály AD a C/BE# a případnou chybu hlásí přes PERR#. Typ transakce (např. zápis do portu) je určen kombinací čtveřice signálů C/BE#. Pro podrobný popis chování sběrnice PCI odkazujeme na [1].

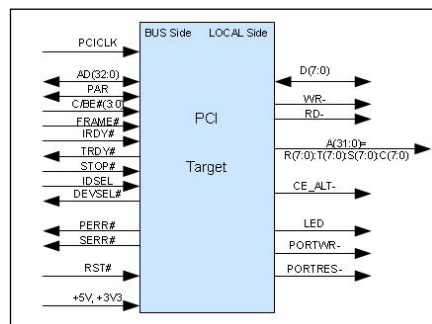
Na straně lokální sběrnice je vygenerován cyklus odpovídající demultiplexované sběrnici Intel a dekodují se příslušné selekty paměti (zálohovací mechanismus pomocí signálu CE skrz obvod Dallas, zde neznázorněno) nebo zápisové impul-

sy do portu. Tato lokální strana může být snadno modifikována podle jiných uživatelských požadavků.

Co se děje v počítači po zapnutí

Deska vložená do PCI slotu je po zapnutí napájení nebo resetu rozeznána PCI BIOSem, který má přístup do konfiguračního prostoru desky. V něm je viditelná datová struktura s několika pozicemi, popisujícími výrobce a typ desky/řadiče a další vlastnosti: Device ID, Vendor ID, Class Code.

PCI BIOS automaticky nastaví kartě básovou adresu (čtecím/zápisovým me-



Obr. 1 Blokové schéma rozhraní PCI

Device ID		Vendor ID		00h
Status		Command		04h
Class Code			Revision ID	08h
BIST	Header Type	Latency Timer	Cache Line Size	0Ch
Base Address Registers				10h 14h 18h 1Ch
Cardbus CIS Pointer				24h
Subsystem ID		Subsystem Vendor ID		2Ch
Expansion ROM Base Address				30h
Reserved				34h
Reserved				38h
Max_Lat	Min_Gnt	Interrupt Pin	Interrupt Line	3Ch

Obr. 2 Konfigurační prostor desky PCI

chanismem do registru BAR v konfiguračním prostoru zařízení), avšak na rozdíl od „čisté“ specifikace je v naší BAR hodnota předdefinována a read-only, a tak je BIOSu „vnucena“ deskou stejná básová adresa jakou měl původní Archiv.

Pro implementaci stavového automatu, který realizuje protokol transakcí sběrnice PCI, bylo nutné použít modernější obvod EPM570, který obsahuje cca desetinásobné množství logických elementů než obvod MAX3064.

Specifikace [1] předepisuje na svých 400 stranách řadu mechanických a elektrických parametrů. Jedním z nejdůležitějších je délka přívodů mezi konektorem a obvodem řadiče a zejména je předepsána délka vodiče signálu PCICLK (synchronní hodiny) a jeho impedanční přizpůsobení sériovým rezistorem pro potlačení záskmitů. U signálů sběrnice, delších na desce než cca 5 cm, jsou doporučeny rovněž sériové rezistory 22 Ohmů. V našem případě byla pečlivým návrhem plošného spoje dodržena minimální délka vodivého obrazce, a proto rezistory nejsou třeba, s výjimkou hodinového signálu.

Pro snížení spotřeby v zálohovacím (spacím) režimu je na lokální straně přizemněna datová a adresová sběrnice. Zjistili jsme, že statické paměti dramaticky zvyšují svoji spotřebu ve spacím režimu, pokud jejich sběrnice není trvale v nízké logické úrovni. Protože při výpadku napájení jsou výstupy obvodu CPLD nedefinovány, byly doplněny tyto pull-down odpory.

Zpětná kompatibilita

Kvůli specifickým požadavkům zákazníka na absolutní zpětnou kompatibilitu se softwarem, který byl napsán pro přístup k Archivu s rozhraním ISA, bylo nutné maličko porušit specifikaci, jak bylo popsáno výše. Bylo to však ke spokojenosti zákazníka. Návrh CPLD však variantně umožňuje i zcela čisté chování při identifikaci. Dosud nebyl zaznamenán žádný konflikt, ani na schválených modelech technologického počítače, ani jinde.

Výsledkem je deska Archiv PCI, která obsahuje stejnou nebo až 4x větší kapacitu paměti než verze ISA, a která po proběhnutí inicializace a využití „nuceného“ obsazení básově adresy se vůči aplikačnímu softwaru tváří identicky jako původní deska. Aplikační SW tak bylo možno ponechat bez jakékoli změny.

Co bylo nerealizováno, a co naopak přidáno

Především nebyl realizován přenos dat v plné šíři 32 bitů. Přesněji řečeno přístup do samotného obvodu řadiče je 32bitový, ale data do paměti jsou v souladu s původní specifikací jen 8bitová. Znamená to, že datový přístup do desky skrz řadič je umožněn jen z adresy, jež je dělitelná 4, ale tomu naštěstí vyhovuje původní struktura registrů, kdy data jsou na adrese base+0.

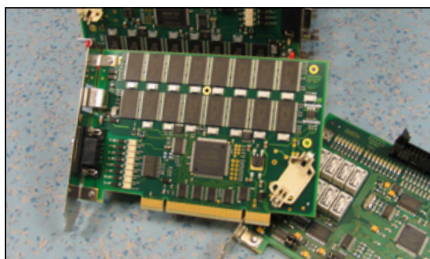
Samotný software samozřejmě je poněkud nekorektní, protože by měl přistupovat do desky prostřednictvím ovladače pod operačním systémem – to však je přesně to, co uživatelé nechtěli.

Dále nebyla implementována funkce PCI „Master“, kdy procesor na desce se skrze řadič zmocní sběrnice a provádí na ní svoje transakce. Naše deska toto nikdy nežádá, protože na sobě nemá procesor.

A konečně, nebyla realizována funkce „spánku“ počítače. V dané aplikaci počítač běží neustále v aktivním režimu, takže to nevádí.

Protože po implementaci velmi minimalistické verze PCI protokolu zbyly v hrad-

lovém poli ještě nějaké nevyužité prostředky, rozhodli jsme se dle přání zákazníka rozšířit zařízení Archiv o přístup přes rozhraní USB. To umožňuje provádět stejné operace např. pomocí externího notebooku při přítomnosti Archivu ve vy-



Obr. 3 Foto desky PCI archivu

pnutém PC nebo mimo něj, a vyčítat tak archivovaná data. Provedený výzkum a následná realizace USB rozhraní s využitím obvodu FT245 budou popsány v některém z příštích článků.

Možnosti dalšího využití

Popsané PCI rozhraní „chudého muže“ je asi to nejjednodušší, co lze vytvořit, aby to prošlo testem PCI BIOSu. Od té do-

by jsme vyvinuli řadu modifikací a vylepšení pro větší průchodnost a s integrovanou aplikační logikou v stejném pouzdru CPLD. Zdrojový kód byl napsán v jazyce VHDL.

Poznatky a techniky využití v rozhraní PCI desky Archiv je nyní možno využít ke konstrukci jednoduchých aplikačních desek do PC, jako např. převodníky, komunikace, kryptografie, laboratorní přístroje a další.

Obvod CPLD je poměrně levný a má dostatečnou kapacitu pro realizaci dodatečné logiky nebo automatu potřebného vnitřkem desky. I když v desce Archiv se používá 4vrstvý plošný spoj, bylo odzkoušeno i použití 2vrstvého materiálu, vhodného pro vývoj i téměř amatérských desek plošných spojů.

Odkazy:

[1] PCI Local Bus Specification rev. 2.1s, PCI Special Interest Group, P.O.B. 14070, Portland, OR97214, USA

[2] Goodrum, A.: PCI Hot-Plug Application and Design. Annabooks, 11838 Bernardo Plaza, San Diego, CA 92128, USA

VÝVOJ ELEKTRONIKY
Telekomunikační zařízení, měření, přenos a zprac. dat, průmyslové řízení, výkonovou elektroniku, dle zadání.

VÝROBA
Zajišťujeme vzorkovou a malosériovou výrobu včetně podpory zavedení výroby u zákazníků vč. řízení kvality.

DISTRIBUCE
Jsme předním distributorem elektronických součástek. Prodej podporujeme testováním a programováním.

TECHNICKÁ PODPORA
Nedílná součástí distribuce Poradenství, dostupnost, náhrady, kvalifikace součástek.

KVALITA
Máme SRJ dle ISO9001 pro vývoj, výrobu a prodej. Součástky mají garantovaný původ a jsou k nim dostupné všechny technické informace.

Další informace:
www.ryston.cz

Trochu do toho děláme...

Elektronický design A-zzz: od nápadu až k výrobku na trhu

Nabízíme: ... vývoj od spolupráce při specifikaci zadání a seznamu požadavků na produkt, plán vývojových prací, výběr součástek,

... přes návrh schématu, motivu plošného spoje a 3D konstrukci, testovací metody, generování dat, vzorkování, ověření a certifikaci,

... až k výrobě funkčních vzorků, nacenění, poptání, zadání a zavedení sériové výroby, totální řízení kvality a zajištění a včasné dodání materiálu.

Naše vývojové technologie a možnosti:

- I když zvládáme analýzu, simulaci, matematické metody, ASM, C, VHDL, **stejně to nejdřív ubastíme!**
- 2- až 10-vrstvé plošné spoje v 3.-7. třídě přesnosti, zlacení, drážkování, frézování a další úpravy
- CPU HW/SW: Procesory a řadiče Atmel, Microchip, Dallas, TI
- PLD/FPGA: Xilinx, Altera, Lattice. * Analog: NS/TI, LT, Sil.
- Aplikace s USB, PCI, IP/Eth/PoE, RS-485, CAN, ISDN
- Testy: JTAG, debug, napájení, ID „Si výrobní číslo“

Ryston Electronics
Pod vinicí 2045/18
143 00 Praha 4 – Modřany